

PERANGKAT PEMBELAJARAN

(RPS, Rubrik Penilaian, Lembar Evaluasi Pembelajaran)

Nama Mata Kuliah : Rangkaian Elektronika

Nama Penulis : Misbah, S.T., M.T.

I. Rencana Pembelajaran Semester

	UNIVERSITAS MUHAMMADIYAH GRESIK FAKULTAS TEKNIK PROGRAM STUDI TEKNIK ELEKTRO					Kode Dokumen PRO.Std.Pend/003/00 1
RENCANA PEMBELAJARAN SEMESTER						
MATA KULIAH (MK)	KODE MK	Rumpun MK	BOBOT (sks)		SEMESTER	Tgl Penyusunan
Rangkaian Elektronika	2406033322	MK. Prodi	T=3	P=0	3	12 Agustus 2024
		Pengembang RPS	Koordinator RMK		Ketua PRODI	
		Misbah, S.T., M.T.	Misbah, S.T., M.T.		Denny Irawan, S.T., M.T.	
Capaian Pembelajaran (CP)	CPL-PRODI yang dibebankan pada MK					
	CPL 1	Mampu menerapkan, matematika, sains, dan prinsip rekayasa kompleks dalam bidang Teknik Elektro				
	CPL 2	Mampu menerapkan matematika aplikasi, rangkaian listrik, rangkaian elektronika, dan sistem komunikasi di bidang Teknik Elektro				
	Capaian Pembelajaran Mata Kuliah (CPMK)					
	CPMK 2-13	Mahasiswa mampu menggunakan hukum dasar rangkaian listrik untuk analisa rangkaian penguat transistor				
	CPMK 2-14	Mahasiswa mampu mendesain rangkaian penguat transistor				
	Kemampuan akhir tiap tahapan belajar (Sub-CPMK)					
	Sub CPMK 2-14-1	Mahasiswa mampu menganalisa rangkaian single stage transistor amplifier (BJT dan FET)				
	Sub CPMK 2-14-2	Mahasiswa mampu mendesain rangkaian single stage transistor amplifier				
	Sub CPMK 2-14-3	Mahasiswa mampu mendesain penguatan bertahap (multistage transistor amplifier)				
Sub CPMK 2-14-4	Mahasiswa mampu menggunakan rangkaian negatif feedback, dan Penguat Daya					
Deskripsi Singkat MK	Pada mata kuliah ini mahasiswa belajar mendesain penguatan tunggal, penguatan bertahap menggunakan transistor, penguat daya dan sekilas tentang op-amp					
Bahan Kajian dan Materi Pembelajaran	<ol style="list-style-type: none"> 1. Analisa dan desain single stage amplifier (BJT dan FET) 2. Analisa dan desain multi stage amplifier 					

	3. Pengantar opamp dan negatif feed back 4. Penguat daya kelas A, B, AB dan C						
Pustaka	Utama:						
	1. William H. Hayt Jr, Gerold W. Neudeck, "Electronic Circuit Analysis and Design", Houghton Mifflin Company, Boston, 1976 2. Gray, Hurst, Lewis, Meyer, "Analysis and Design of Analog Integrated Circuits 4th Edition", John Wiley & Sons Inc. 2001 3. Bahan Ajar						
	Pendukung :						
Dosen Pengampu	Misbah, S.T., M.T.						
Mata kuliah prasyarat	Elektronika Dasar						
Mg Ke-	Kemampuan akhir tiap tahapan belajar (Sub-CPMK)	Penilaian		Bantuk Pembelajaran, Metode Pembelajaran, Penugasan Mahasiswa, [Estimasi Waktu]		Materi Pembelajaran [Pustaka]	Bobot Penilaian (%)
		Indikator	Kriteria & Bentuk	Pembelajaran Luring (offline)	Pembelajaran Daring (online)		
(1)	(2)	(3)	(4)	(5)	(6)	(7)	(8)
1-3	Sub CPMK 2-14-1 : Mahasiswa mampu menganalisa rangkaian single stage transistor amplifier (BJT dan FET) [C4, A4]	1.1 Ketepatan dalam menganalisa rangkaian single stage mid freq. 1.2 Ketepatan dalam menganalisa rangkaian single stage low freq. 1.3 Ketepatan dalam menganalisa rangkaian singlestage high freq	Kriteria: Pedoman penskoran Bentuk: - Kuis - Tugas	<ul style="list-style-type: none"> Kuliah Studi Kasus Diskusi [TM: 3x(3x50')] Tugas-1: [PT+BM:(3+3)x(1x60')]	eLearning: SPADA-UMG https://spada.umg.ac.id	- Review transistor dengan sumber DC - Single stage amplifierat mid frequency : analysis - Single stage amplifierat low frequency : analysis - Single stage amplifier at high frequency :analysis	15
4-7	Sub CPMK 2-14-2 : Mahasiswa mampu mendesain rangkaian single stage transistor amplifier [C6, A4]	2.1 Ketepatan mendesain Common emitor amplifier. 2.2 Ketepatan mendesain CommonBase amplifier.	Kriteria: Pedoman penskoran Bentuk: - Tugas - Demo proyek 1	<ul style="list-style-type: none"> Kuliah Studi Kasus Diskusi [TM: 3x(3x50')] Tugas-2: [PT+BM:(3+3)x(1x60')]	eLearning: SPADA-UMG https://spada.umg.ac.id	- Common Emitter Amplifier - Common Source Amplifier - Common Base Amplifier - Desain dengan software Simulasi	30
8	UTS / Evaluasi Tengah Semester: Melakukan validasi hasil penilaian, evaluasi dan perbaikan proses pembelajaran berikutnya						

9-11	Sub CPMK 2-14-3 : Mahasiswa mampu mendesain penguatan bertahap (multistage transistor amplifier) [C6, A4]	3.1 Ketepatan mendesain penguatan bertahap CE-CE. 3.2 Ketepatan mendesain penguatan bertahap CE-CB.	Kriteria: Pedoman penskoran Bentuk: - Tugas - Demo proyek 2	<ul style="list-style-type: none"> • Kuliah • Studi Kasus • Diskusi [TM: 3x(3x50')] Tugas-3: [PT+BM:(3+3)x(1x60')]	eLearning: SPADA-UMG https://spada.umg.ac.id	<ul style="list-style-type: none"> - Pendekatan untuk ω_L - Pendekatan untuk ω_H - Multistage amplifier design - Desain dengan software Simulasi 	35
12-15	Sub CPMK 2-14-4 : Mahasiswa mampu menggunakan rangkaian negatif feedback, dan Penguat Daya [C2, A2]	4.1 Ketepatan menggunakan rangkaian negative feedback. 4.2 Ketepatan menggunakan Penguat Daya.	Kriteria: Pedoman penskoran Bentuk: - Tugas	<ul style="list-style-type: none"> • Kuliah • Studi Kasus • Diskusi [TM: 3x(3x50')] Tugas-4: [PT+BM:(3+3)x(1x60')]	eLearning: SPADA-UMG https://spada.umg.ac.id	<ul style="list-style-type: none"> - Teori umum negatif feedback - Pengantar penguat opamp - Penguat Daya kelas A, B, AB dan C. 	20
16 UAS / Evaluasi Akhir Semester: Melakukan validasi hasil penilaian, dan menentukan kelulusan mahasiswa.							

Koordinator MK

(Misbah, S.T., M.T.)

Gresik, 21-8-2024
Pengembang RPS

(Misbah, S.T., M.T.)


Menyetujui
Ka.Prodi

NB: untuk validasi diberikan tanda/stempel yang bertuliskan telah "tervalidasi"

II. Rubrik penilaian

Sub-CPMK	Aspek yang dinilai	Sangat baik	Baik	Cukup	Kurang	Sangat Kurang	SKOR
Sub CPMK 2-14-2 Sub CPMK 2-14-3 Sub CPMK 2-14-4	Perangkat Keras atau Lunak	Semua tugas yang diberikan bisa berjalan dengan baik.	Hanya 80% tugas yang diberikan bisa berjalan dengan baik.	Hanya 60% tugas yang diberikan bisa berjalan dengan baik.	Hanya 40% tugas yang diberikan bisa berjalan dengan baik.	Dibawah 40% atau Tidak bisa sama sekali	70%
Sub CPMK 2-14-2 Sub CPMK 2-14-3 Sub CPMK 2-14-4	Laporan	Format laporan sesuai dengan aturan, antara lain : Pendahuluan, skematik rangkaian, flowchart, source code dan hasil/pembahasan.	Format laporan sesuai dengan aturan, antara lain : Pendahuluan, skematik rangkaian, flowchart, source code.	Format laporan sesuai dengan aturan, antara lain : Pendahuluan, skematik rangkaian, source code.	Format laporan sesuai dengan aturan, antara lain : skematik rangkaian, source code.	Format laporan sesuai dengan aturan, antara lain : Skematik rangkaian atau source code	30%

III. Lembar Evaluasi Capaian Pembelajaran

	FORMULIR	Dokumen UMG-S4.4	#:	Rev 01	#:
	Judul UJI KOMPETENSI CAPAIAN PEMBELAJARAN 1		:	Halaman 1 dari 1	:
				:	Tanggal 02-01-2016

MATA KULIAH : Rangkaian Elektronika

SEMESTER/KELAS : 3

DOSEN : Misbah, ST, MT


PELAKSANAAN

Hari/Tanggal :

Tempat :

Sifat :

-
1. Hitunglah : A_{vs} , A_{vi} , A_i , A_p dari masing-masing rangkaian amplifier untuk transistor model BJT yang disesuaikan dengan nomer absen mahasiswa.
 2. Simulasikan desain tersebut pada Multisim. Bandingkan antara perhitungan dengan simulasi.

	FORMULIR	Dokumen UMG-S4.4	#:	Rev 01	#:
	Judul UJI KOMPETENSI CAPAIAN PEMBELAJARAN 2	:	:	Halaman 1 dari 1	:
				Tanggal 02-01-2016	:

MATA KULIAH : Rangkaian Elektronika

SEMESTER/KELAS : 3

DOSEN : Misbah, ST, MT

PELAKSANAAN

Hari/Tanggal :

Tempat :

Sifat :

Desainlah penguatan transistor satu tahap Common Emitter dan simulasikan dengan menggunakan NI multisim dengan spesifikasi sebagai berikut :

Diketahui : $R_s = 500\Omega$; $R_L = 2k\Omega$


Dari datasheet transistor :

$C_\mu = 1,8 \text{ pF}$; $f_T = 300\text{MHz}$; $\beta_0 = 350-500$; $\beta_{dc} = 350$; $r_x = 50\Omega$

Saat $V_{CE} = V_{RE} = 5V \rightarrow I_C = 1\text{mA}$

$AVS = |V_o/V_s| > (30 + 2*\text{no.absen})$

$|Z_i| > 2 \text{ k}\Omega$; $f_L < 500+(100*\text{no.absen})\text{Hz}$; $f_H > (500k - 10k*\text{no.absen})\text{Hz}$

	FORMULIR	Dokumen UMG-S4.4	#:	Rev 01	#:
	Judul UJI KOMPETENSI CAPAIAN PEMBELAJARAN 3	:	:	Halaman 1 dari 1	:
				Tanggal 02-01-2016	:

MATA KULIAH : Rangkaian Elektronika

SEMESTER/KELAS : 3

DOSEN : Misbah, ST, MT

PELAKSANAAN

Hari/Tanggal :

Tempat :

Sifat :

Desainlah penguatan transistor CE-CE bertingkat dan simulasikan dengan menggunakan NI multisim dengan spesifikasi sebagai berikut :


$$AVS > 5000 + (\text{No.absen} * 600) \pm 250$$

$$\omega L < 2000 \text{ Hz} + (\text{No.absen} * 500)$$

$$\omega H > 100 \text{ KHz} - (\text{No.absen} * 1000)$$

Hanya 2 (dua) mahasiswa diijinkan memakai tipe transistor sama.

Didemokan + print out hasil + datasheet transistor.

	FORMULIR	Dokumen UMG-S4.4	#:	Rev 01	#:
	Judul UJI KOMPETENSI CAPAIAN PEMBELAJARAN 4	:	:	Halaman 1 dari 1	:
				Tanggal 02-01-2016	:

MATA KULIAH : Rangkaian Elektronika

SEMESTER/KELAS : 3

DOSEN : Misbah, ST, MT

PELAKSANAAN

Hari/Tanggal :

Tempat :

Sifat :

1. Carilah jenis IC OP-AMP selain IC 741 dengan menyertakan spesifikasi teknis sbb :

- Differensial Voltage Gain
- Common mode Voltage Gain
- Bandwidth
- Slew rate
- Input Impedance
- Output Impedance
- Temperature Effect
- Noise Generation
- Power Supply

NB: Tiap mahasiswa tidak boleh sama !