

PERANGKAT PEMBELAJARAN

(RPS, Rubrik Penilaian, Lembar Evaluasi Pembelajaran)

Nama Mata Kuliah : Rangkaian Operasional Amplifier

Nama Penulis : Denny Irawan, S.T., M.T.

I. Rencana Pembelajaran Semester

	UNIVERSITAS MUHAMMADIYAH GRESIK FAKULTAS TEKNIK PROGRAM STUDI TEKNIK ELEKTRO					Kode Dokumen PRO.Std.Pend/ 003/001
RENCANA PEMBELAJARAN SEMESTER						
MATA KULIAH (MK)	KODE MK	Rumpun MK	BOBOT (sks)		SEMESTER	Tgl Penyusunan
Rangkaian Operasional Amplifier	2406034330	Elektronika	3	SKS	6	8-8-2024
	Pengembang RPS	Koordinator RMK			Ketua PRODI	
	Denny Irawan, S.T., M.T.	Misbah, S.T., M.T.			Denny Irawan, S.T., M.T.	
Capaian Pembelajaran (CP)	CPL-PRODI yang dibebankan pada MK					
	CPL 2	Mampu menerapkan matematika aplikasi, rangkaian listrik, rangkaian elektronika, dan sistem komunikasi di bidang Teknik Elektro.				
	CPL 4	Mampu mengidentifikasi, merumuskan dan menyelesaikan permasalahan dibidang Teknik Elektro				
	Capaian Pembelajaran Mata Kuliah (CPMK)					
	CPMK 2-20	Mahasiswa mampu menguasai prinsip analisa rangkaian				
	CPMK 4-3	Mahasiswa mampu menganalisa permasalahan di rangkaian listrik				
	Kemampuan akhir tiap tahapan belajar (Sub-CPMK)					
	Sub CPMK 2-20-1	Mahasiswa mampu menganalisa fungsi IC 741				
	Sub CPMK 2-20-2	Mahasiswa mampu memahami fungsi IC 741 sebagai amplifier				
	Sub CPMK 2-20-3	Mahasiswa mampu memahami fungsi IC 741 sebagai detector				
	Sub CPMK 4-3-1	Mahasiswa mampu memahami fungsi IC 741 sebagai penghasil sinyal				
Sub CPMK 4-3-2	Mahasiswa mampu memahami fungsi IC 741 sebagai filter					
Deskripsi Singkat MK	Pada mata kuliah ini mahasiswa belajar, melakukan analisis dan mendesain rangkaian berbasis IC 741					
Bahan Kajian dan Materi Pembelajaran	Dasar-dasar operasional amplifier, aplikasi operasional amplifier sebagai : penguat sinyal, pembanding sinyal input, penghasil sinyal, filter aktif					
Pustaka	Utama : <ul style="list-style-type: none"> - Robert F.Coughlin & Frederick F.Driscoll, "Operasional amplifier and linear circuit" - Frederick W.Hughes, "Op-Amp hand book" 					

		- Damakans A.Gaya Kwad, "Op-Amp and linear integrated circuit"					
		Pendukung :					
		Software PSim					
Dosen Pengampu		Denny Irawan, S.T., M.T.					
Mata kuliah prasyarat		Rangkaian Listrik Dasar					
Mg Ke-	Kemampuan akhir tiap tahapan belajar (Sub-CPMK)	Penilaian		Bantuk Pembelajaran, Metode Pembelajaran, Penugasan Mahasiswa, [Estimasi Waktu]		Materi Pembelajaran [Pustaka]	Bobot Penilaian (%)
		Indikator	Kriteria & Bentuk	Pembelajaran Luring (<i>offline</i>)	Pembelajaran Daring (<i>online</i>)		
(1)	(2)	(3)	(4)	(5)	(6)	(7)	(8)
1	Sub CPMK 2-20-1 : Mahasiswa mampu menganalisa fungsi IC 741 [C2]	- Mahasiswa mampu memahami tentang rangkaian pengganti listrik dari sebuah op amp, open loop, bias, zero crossing detector, voltage level detector	Kriteria: Pedoman penskoran Bentuk: - Diskusi - Tanya jawab	- Ceramah - Diskusi [TM: 3x(3x50')]		- Rangkaian pengganti listrik - Open loop - Bias - Zero crossing detector - Voltage level detector	20%
2-4	Sub CPMK 2-20-2 : Mahasiswa mampu memahami fungsi IC 741 sebagai amplifier [C2]	- Mahasiswa mampu memahami tentang Inverting amplifier, non inverting amplifier, adder, average adder, voltage	Kriteria: Pedoman penskoran Bentuk: - Diskusi - Tanya jawab	- Ceramah - Diskusi [TM: 3x(3x50')]		- Inverting amplifier - Non inverting amplifier - Adder, average adder - Voltage follower - Differensial amplifier	20%

		follower, differensial amplifier					
5-7	Sub CPMK 2-20-3 : Mahasiswa mampu memahami fungsi IC 741 sebagai detector [C2] [A4]	- Mahasiswa mampu memahami tentang inverting zero crossing detector dengan hysteresis, non inverting zero crossing detector dengan hysteresis, inverting voltage level detector dengan hysteresis, non inverting voltage level detector dengan hysteresis	Kriteria: Pedoman penskoran Bentuk: - Diskusi - Tanya jawab - Simulasi	- Ceramah - Simulasi - Diskusi [TM: 3x(3x50°)]		- Inverting zero crossing detector dengan hysteresis - Non inverting zero crossing detector dengan hysteresis - Inverting voltage level detector dengan hysteresis - Non inverting voltage level detector dengan hysteresis	20%
8 Ujian Tengah Semester (UTS/CPK 1)							
9-11	Sub CPMK 4-3-1 : Mahasiswa mampu memahami fungsi IC 741 sebagai penghasil sinyal [C5]	- Mahasiswa mampu memahami tentang astable multivibrator, one shot multivibrator, ramp generator,	Kriteria: Pedoman penskoran Bentuk: - Diskusi - Tanya jawab - Simulasi - Desain	- Ceramah - Simulasi - Desain - Diskusi [TM: 3x(3x50°)]		- Astable multivibrator - One shot multivibrator - Ramp generator - Triangle generator	20%

		triangle generator, sawtooth wave generator, sinewave oscillator				- Sawtooth wave generator - Sinewave oscillator	
12-15	Sub CPMK 4-3-2 : Mahasiswa mampu memahami fungsi IC 741 sebagai filter [C5]	Mahasiswa mampu memahami tentang Low pass filter, high pass filter, band pass filter, notch filter	Kriteria: Pedoman penskoran Bentuk: - Diskusi - Tanya jawab - Simulasi - Desain - Presentasi	- Ceramah - Simulasi - Desain - Presentasi - Diskusi [TM: 3x(3x50')]		- Low pass filter - High pass filter - Band pass filter - Notch filter	20%
16	Ujian Akhir Semester (UAS/CPK 2)						

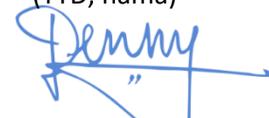
Gresik, 8-8-2024

Koordinator MK
(TTD, nama)



(Misbah, S.T., M.T.)

Pengembang RPS
(TTD, nama)



(Denny Irawan, S.T., M.T.)

Menyetujui
Ka.Prodi



(Denny Irawan, S.T., M.T.)

NB: untuk validasi diberikan tanda/stempel yang bertuliskan telah "tervalidasi"

II. Rubrik penilaian

Rubrik Penilaian Demo HW/SW

KOMPONEN PENILAIAN	Sangat baik	Baik	Cukup	Kurang	Sangat Kurang	SKOR
Perangkat Keras atau Lunak	Semua tugas yang diberikan bisa berjalan dengan baik.	Hanya 80% tugas yang diberikan bisa berjalan dengan baik.	Hanya 60% tugas yang diberikan bisa berjalan dengan baik.	Hanya 40% tugas yang diberikan bisa berjalan dengan baik.	Dibawah 40% atau Tidak bisa sama sekali	70%
Laporan	Format laporan sesuai dengan aturan, antara lain : Pendahuluan, skematik rangkaian, flowchart, source code dan hasil/pembahasan.	Format laporan sesuai dengan aturan, antara lain : Pendahuluan, skematik rangkaian, flowchart, source code.	Format laporan sesuai dengan aturan, antara lain : Pendahuluan, skematik rangkaian, source code.	Format laporan sesuai dengan aturan, antara lain : skematik rangkaian, source code.	Format laporan sesuai dengan aturan, antara lain : Skematik rangkaian atau source code	30%

Rubrik Penilaian Presentasi

KOMPONEN PENILAIAN	Sangat baik	Baik	Cukup	Kurang	Sangat Kurang	SKOR
STRATEGI PENJELASAN	Penjelasan runtut, sesuai dengan konsep, mampu	Penjelasan runtut, sesuai dengan konsep, mampu	Penjelasan runtut dan sesuai dengan konsep,	Kurang runtut dan kurang sesuai	Tidak runtut dan tidak sesuai dengan konsep	30%

	menyederhanakan kompleksitas menjadi hal yang mudah dipahami, misalnya penjelasan disertai dengan bagan serta memberikan contoh atau teori yang relevan	menyederhanakan kompleksitas menjadi hal yang mudah dipahami misalnya penjelasan disertai dengan bagan		dengan konsep yang dijelaskan,		
PENGUASAAN MATERI	Materi yang disampaikan lengkap, menjawab pertanyaan audience dengan tepat	Materi yang disampaikan lengkap, jawaban yang diberikan atas pertanyaan audience kurang tepat	Materi yang disampaikan lengkap tetapi tidak mampu menjawab pertanyaan audience	Materi yang disampaikan kurang lengkap	Materi disampaikan salah atau keluar dari topik pembahasan	50%
PERFORMANCE	Menjelaskan dengan suara lantang dan jelas, tanpa membaca catatan dan kalimat yang digunakan mudah dipahami sehingga audience antusias.	Menjelaskan dengan suara lantang dan jelas, tanpa membaca catatan namun kalimat yang digunakan membingungkan	Menjelaskan dengan suara lantang dan jelas, sesekali melihat catatan	Suara kurang jelas dengan sering membaca catatan	Suara tidak jelas dan selalu bergantung pada catatan	20%

III. Lembar Evaluasi Capaian Pembelajaran

	FORMULIR	Dokumen UMG-S4.4	#:	Rev 01	#:
	Judul UJI KOMPETENSI CAPAIAN PEMBELAJARAN	:	Halaman 1 dari 1	:	Tanggal 02-01-2016

MATA KULIAH : Rangkaian Operasional Amplifier

SEMESTER/KELAS : IV/Sore

DOSEN : Denny Irawan, S.T., M.T.

PELAKSANAAN

Hari/Tanggal : Selasa, 3 Januari 2023

Tempat : D3.19

Sifat : Terbuka

1. Rencanakan rangkaian Astable Multivibrator yang mempunyai $D = 40\%$
2. Rencanakan rangkaian yang menghasilkan output sbb :

